ISSN 2710-3056

Grail of Science

Periodical scientific journal

№ 31

September 2023

The issue of journal contains

Proceedings of the I Correspondence International Scientific and Practical Conference

OPEN SCIENCE NOWADAYS: MAIN MISSION, TRENDS AND INSTRUMENTS, PATH AND ITS DEVELOPMENT

held on September 15th, 2023 by

NGO European Scientific Platform (Vinnytsia, Ukraine)
LLC International Centre Corporative Management (Vienna, Austria)

OUCI Open Ukrainian Citation Index

Euro Science Certificate № 22477 dated 06.08.2023
UKRISTEI (Ukraine) Certificate № 296 dated 16.06.2023

INDEX COPERNICUS INTERNATIONAL

СЕКЦІЯ XV.
КОМП'ЮТЕРНА ТА ПРОГРАМНА ІНЖЕНЕРІЯ

СТАТТІ

ВАРІАНТИ ПОБУДОВИ ПАРАЛЕЛЬНОЇ ОБЧИСЛЮВАЛЬНОЇ СТРУКТУРИ ЦИКЛІЧНОГО ТИПУ ДЛЯ РІШЕННЯ ЗАДАЧ ДИСКРЕТНОЇ ОПТИМІЗАЦІЇ
Науково-дослідна група:
Третяк В.Ф., Коломійцев О.В., Голубничий Д.Ю., Осієвський С.В., Калачова В.В., Філіппенков О.В., Живець Ю.М., Семенченко С.В., Рибальченко А.О., Любченко О.В. 216

ДОСЛІДЖЕННЯ ВПЛИВУ АВТОМАТИЗАЦІЇ ОБЛІКУ НА РІВЕНЬ ЗАДОВОЛЕНОСТІ КЛІЄНТІВ В ІНТЕРНЕТ-МАГАЗИНАХ
Зарічук О.Г. 228

СЕКЦІЯ XVI.
СИСТЕМНИЙ АНАЛІЗ, МОДЕЛЮВАННЯ ТА ОПТИМІЗАЦІЯ

СТАТТІ

СИСТЕМНИЙ АНАЛІЗ СИНТЕЗУ ЖИВИХ КЛІТИН
Вишняков В.М. 239

СЕКЦІЯ XVII.
ІНФОРМАЦІЙНІ ТЕХНОЛОГІЇ ТА СИСТЕМИ

СТАТТІ

ЗАСТОСУВАННЯ БЛОКЧЕЙН - ТЕХНОЛОГІЙ В ЕКОСИСТЕМІ NFT
Новачевський С.Л., Крестьянполь Л.Ю. 246

РОЗРОБКА АВТОМАТИЗОВАНОІ СИСТЕМИ КОНТРОЛЮ І УПРАВЛІННЯ ДОСТУПОМ У СЕРВЕРНІ ПРИМІЩЕННЯ
Дубук В.І., Васік С.Р. 251

ТЕЗИ ДОПОВІДЕЙ

АНАЛІЗ ВИКОРИСТАННЯ ТЕХНОЛОГІЇ РЕВЕРС-ІНЖИНІРИНГУ
Науково-дослідна група:
Бичков І.В., Майорова К.В., Сікульський В.Т., Малашенко В.Л., Бичков М.І. 258

ARTICLE

DOI 10.36074/grail-of-science.15.09.2023.36

ВАРІАНТИ ПОБУДОВИ ПАРАЛЕЛЬНОЇ ОБЧИСЛЮВАЛЬНОЇ СТРУКТУРИ ЦИКЛІЧНОГО ТИПУ ДЛЯ РІШЕННЯ ЗАДАЧ ДИСКРЕТНОЇ ОПТИМІЗАЦІЇ

НАУКОВО-ДОСЛІДНА ГРУПА:

Третяк Вячеслав Федорович
кандидат технічних наук, доцент, старший науковий співробітник
науковий співробітник наукового центру Повітряних Сил
Харківський національний університет Повітряних Сил імені Івана Кожедуба, Україна

Коломійцев Олексій Володимирович
Заслужений винахідник України, доктор технічних наук, професор
професор кафедри комп'ютерної інженерії та програмування
Національний технічний університет "Харківський політехнічний інститут", Україна

Голубничий Дмитро Юрійович
кандидат технічних наук, доцент, доцент кафедри інформаційних систем
Харківський національний економічний університет імені Семена Кузнеця, Україна

Осієвський Сергій Валерійович
кандидат технічних наук, доцент, начальник кафедри факультету
Харківський національний університет Повітряних Сил імені Івана Кожедуба, Україна

Калачова Вероніка Валеріївна
кандидат технічних наук, доцент, старший науковий співробітник
провідний науковий співробітник наукового центру Повітряних Сил
Харківський національний університет Повітряних Сил імені Івана Кожедуба, Україна

Філіппенков Олексій Володимирович
кандидат технічних наук
начальник науково-дослідного відділу наукового центру Повітряних Сил
Харківський національний університет Повітряних Сил імені Івана Кожедуба, Україна

All rights reserved | Creative Commons Attribution-ShareAlike 4.0 International License

Живець Юрій Михайлович
Начальник науково-дослідної лабораторії
Державний науково-дослідний інститут випробувань і сертифікації озброєння та військової техніки, Україна

Семенченко Сергій Володимирович
Старший викладач кафедри автобронетанкової техніки
Національна академія Національної гвардії України, Україна

Рибальченко Аліна Олександрівна
аспірантка, інженер 1 категорії
кафедри комп'ютерної інженерії та програмування
Національний технічний університет "Харківський політехнічний університет", Україна

Любченко Олексій Вікторович
аспірант, інженер 1 категорії
кафедри комп'ютерної інженерії та програмування
Національний технічний університет "Харківський політехнічний університет", Україна

Анотація: *Стаття присвячена дослідженню підходів щодо побудови паралельних обчислювальних структур для вирішення задач дискретної оптимізації, які мають циклічну природу. Дискретна оптимізація включає в себе широкий спектр задач, таких як комбінаторна оптимізація, графовий аналіз, задачі розкладання та багато інших, які вимагають великих обчислювальних ресурсів для ефективного вирішення. Результати дослідження можуть бути корисними для вчених та інженерів, які працюють у сфері обчислювальної математики та оптимізації, а також для розробників програмних продуктів, які шукають оптимальні способи вирішення складних задач з великим обсягом даних та обчислювальними завданнями.*
Ключові слова: *дискретна оптимізація, паралельна обчислювальна структура, ранговий підхід.*

Паралельні обчислювальні структури циклічного типу використовуються для вирішення завдань, де декілька процесів або потоків повторюють одні й ті ж обчислення в циклічному порядку [1-11].

Основні особливості таких структур включають

Циклічний характер. Основною особливістю цих структур є виконання однієї або декількох операцій у циклічному порядку. Це може бути корисним, наприклад, для обчислення значень у часі або для імітації дискретних систем.

Розподіл завдань. У циклічних структурах завдання розподіляються між обчислювальними вузлами або процесорами залежно від поточної ітерації циклу. Це може включати в себе розподіл обчислень, обробку даних або виконання операцій на основі певних умов.

Синхронізація. Синхронізація є важливим аспектом циклічних паралельних обчислень. Процеси повинні бути координовані так, щоб

 Авторські права захищені | Creative Commons Attribution-ShareAlike 4.0 International License

гарантувати правильний порядок виконання завдань, а також для уникнення гонок та конфліктів при доступі до спільних ресурсів.

Визначеність часу. У деяких циклічних паралельних структурах час виконання кожної ітерації може бути визначеним та обмеженим. Це важливо для дотримання вимог реального часу.

Розмір циклу. Розмір циклу, тобто кількість ітерацій, може бути фіксованим або змінним залежно від завдання. Для деяких задач це може бути критичним фактором.

Використання ресурсів. Важливо ефективно використовувати обчислювальні ресурси під час виконання кожної ітерації циклу, щоб мінімізувати затрати часу та ресурсів.

Планування і управління ресурсами. У циклічних паралельних обчисленнях необхідно враховувати планування роботи для кожної ітерації, а також управління ресурсами, щоб гарантувати ефективне використання обчислювальних вузлів.

Циклічні паралельні обчислювальні структури використовуються у багатьох областях, таких як обробка сигналів, симуляція фізичних процесів, обчислення у реальному масштабі часу та багато інших, де обчислення повторюються на велику кількість ітерацій або кроків.

Процес реалізації алгоритму А розбивається на множину алгоритмів $\{A_j\}$, кожний з яких, у свою чергу, знову розбивається на підмножину алгоритмів $\{A_j\}'$ і т.д., до тих пір, поки алгоритм буде зображувати просто одну з базових операцій $y_i \in Y$. Множина Y утворює функціонально повну систему. Тому, процесори $П_i$ доцільно створювати з використанням транспютерної технології побудови високопродуктивних мікропроцесорів, утворених за принципом RISC – архітектури, яка має локальну пам'ять, що становить два регістри й пристрої запису та зчитування інформації.

RISC процесор містить арифметичний пристрій A_i (рис. 1), що забезпечує виконання базових арифметичних операцій. Процесор, у цьому випадку, реалізує зазначені операції над двома числами й, отже, структурна схема алгоритму А повинна подаватися у вигляді орієнтованого графа, в якому ступінь заходу вершини не більше двох, а ступеня результату – довільна.

У процесорах можна звільнитися від пристрою запису та зчитування (рис. 1), тобто розпаралелити процес запису вихідної інформації у регістрі пам'яті, що вимагає додаткового комутатора К, який працює паралельно із основними.

При цьому, архітектура обчислювальної системи буде мати вигляд, як представлено на рисунку 1 [2-4, 9].

Для оцінки роботи алгоритмів на таких системах можливо використати критерій – коефіцієнт прискорення:

$$K_y = \frac{T_1}{T_n} \quad , \tag{1}$$

де T_1 час реалізації алгоритму А на гіпотетичній однопроцесорної електронно-обчислювальній машині (ЕОМ) з такою ж швидкодією, як і $П_j$, і оперативною пам'яттю, рівною сумарній пам'яті $П_j$, при наявності необхідного числа зовнішніх пристроїв зі швидкостями обміну інформацією як і у циклічній обчислювальній системі; T_n – час реалізації алгоритму А на циклічній обчислювальній системі, що містить n-процесорів.

All rights reserved | Creative Commons Attribution-ShareAlike 4.0 International License

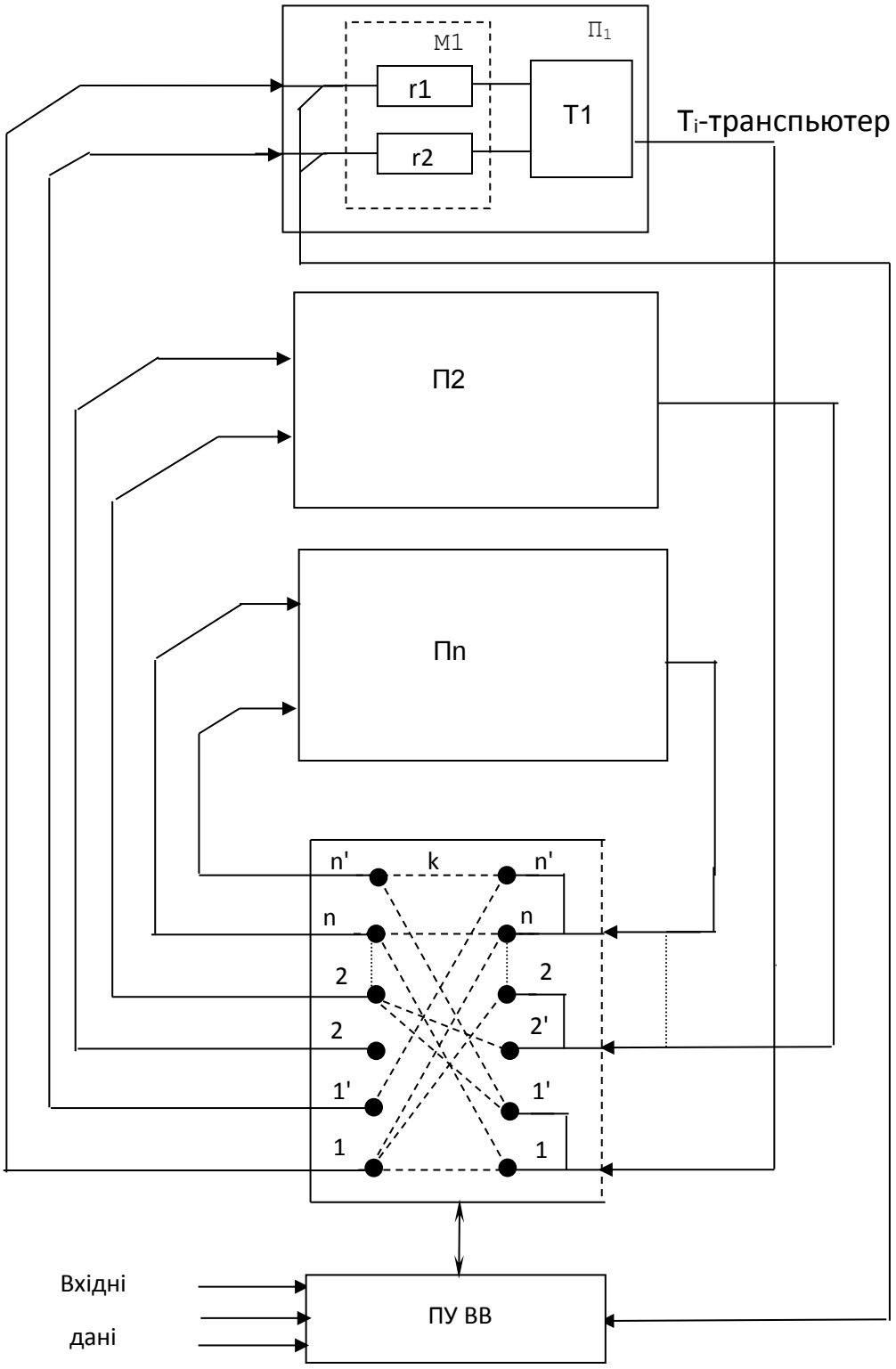

Рис. 1. Обчислювальна структура

За умови, якщо алгоритм А зображений структурною схемою, заданою графом G, що містить n- вершин, то:

$$T_1 = \sum_{i=1}^{n} t_i + nt_0, \quad (2)$$

де t_i – час виконання і – базової операції; t_0 – час обміну.

2023 Авторські права захищені | Creative Commons Attribution-ShareAlike 4.0 International License

Час роботи алгоритму А на структурах, зображено на рис. 2. Його можна визначити наступним чином:

$$T_n = \sum_{j=1}^{a} t_j^{max} + at_0 \quad , \tag{3}$$

де t_j^{max} *– найбільше із часів базових операцій, виконуваних одночасно декількома процесорами на j-му кроці; a – глибина алгоритму A, заданого графом G.*

Тоді коефіцієнт прискорення прийме вигляд:

$$K_y = \frac{\sum_{i=1}^{n} t_i + nt_0}{\sum_{j}^{a} t_j^{max} + at_0} \tag{4}$$

Для спрощення аналізу покладемо $t = \overline{t_k}$ – середнє значення по i = (1,n), а $t_j^{max} = \overline{t_a}$ – середнє значення по j = (1, a), при цьому:

$$K_y = \frac{n}{a}\alpha, \tag{5}$$

де $\alpha = \frac{\overline{t_k \pm t_0}}{t_a \pm t_0}$.

Як видно зі співвідношення (5) зі зменшенням глибини алгоритму А зростає коефіцієнт прискорення.

У випадку, коли кожний процесор спеціалізується на виконанні алгоритмів якоїсь підмножини алгоритмів $\{A_j\}$, можлива організація обчислень циклічного типу на обчислювальній структурі, зображеної на рисунку 2.

У структурі, яка зображена на рисунку 2 пам'ять процесора $П_i$ включає (n-1) регістр, закріплений за кожним $П_i$ процесором ($i=\overline{1,n}$); комутатор K_i; пристрій управління записом і зчитуванням; арифметико-логічні блоки (за числом регістрів); пристрій аналізу $ПА_i$, що за певним критерієм вибирає з результатів роботи A_j найкращий. Кільця циркуляції інформації замикаються через блок вибору напрямку (БВН) передачі інформації, він послідовно здійснює опитування процесорів $П_i$. Інформація процесора l=1 за допомогою комутатора K_i записується в регістри пам'яті всіх процесорів $П_i$, закріплених за процесором з номером l. Після закінчення опитування процесорів вони виконують операції за отриманими даними, а результати їхньої роботи знову за допомогою БВН і комутаторів К заносяться у регістри пам'яті, закріпленої за процесорами. Описані операції виконуються до повної реалізації алгоритму А. Для цього варіанту коефіцієнт прискорення визначається виразом:

$$K_y = \frac{\sum_{i=1}^{n} t_i + nt_0}{\sum_{j=1}^{a} t_j^{max} + \alpha\, nt_0}. \tag{6}$$

Щоб забезпечити прискорення, у цьому випадку повинна виконуватися нерівність:

$$\sum_{i=1}^{n} t_i \quad \sum_{j=1}^{a} t_j^{max} > nt_0(a \quad 1), \tag{7}$$

при $t_i = t_k$ і $t_j^{\overline{max}} = t_0$:

$$\frac{n}{a} > \frac{t_k \pm nt_0}{t_a \pm t_0}. \tag{8}$$

All rights reserved | Creative Commons Attribution-ShareAlike 4.0 International License

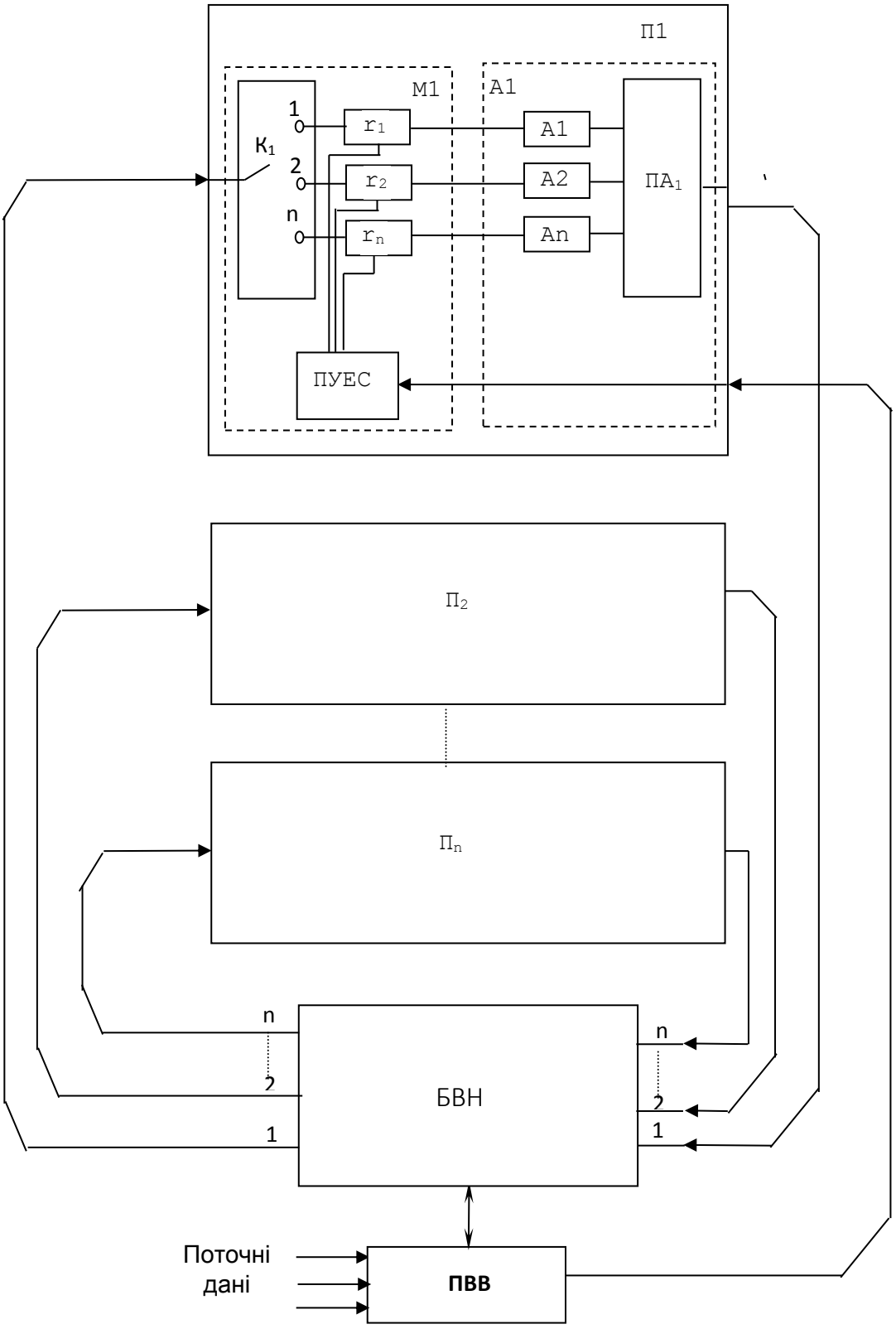

Рис. 2. Обчислювальна структура

У реальних завданнях час виконання алгоритму $A_j \in A$ відмінний. Тому, якщо $\Delta t = \left(t_1^{max} - t_2^{min}\right)$ – час між закінченням виконання самого трудомісткого алгоритму $A_1 \in \{A_i\}$ та найпростішого $A_2 \in \{A_j\}$ використати для опитування

2023 Авторські права захищені | Creative Commons Attribution-ShareAlike 4.0 International License

процесорів $П_i$, то прискорення, що отримується із (6) може зрости до величини обумовленої співвідношенням (5). Останнє еквівалентно пропозиції, що n=1 у знаменнику дробу, обумовленої співвідношенням (6). Таку структуру кільцевої мережі ефективно прийняти для визначення найкоротших шляхів рішення завдань динамічного програмування й варіаційного обчислення.

Реалізація кільцевих структур можлива й на базі багатоканальних систем зв'язку, що використовують частотне або тимчасове ущільнення. Кількість каналів зв'язку буде визначатися числом регістрів пам'яті, які є у наявності у процесорах $П_i$, тобто кожний процесор забезпечується багатоканальним приймачем і передавачем. Розглянуті структури циклічного типу зможуть успішно конкурувати з конвеєрними обчислювачами, побудованими на базі однорідних обчислювальних систем.

Систолічні паралельні обчислювальні структури відрізняються від інших типів паралельних обчислень своєю специфічною архітектурою та особливостями.

Основні особливості паралельних обчислювальних структур систолічного типу включають наступне

Масивність. Систолічні структури зазвичай використовують масиви обчислювальних елементів, розташованих у вигляді двовимірної (або більш високорозмірної) сітки. Кількість елементів у цьому масиві може бути значною.

Послідовна обробка даних. Система обчислює результати після послідовної обробки даних через кожен обчислювальний елемент у масиві. Дані переміщуються з одного елемента до іншого згідно певного порядку, який може бути специфікованим або довільно визначеним.

Жорстка синхронізація. Систолічні обчислювальні структури використовують жорстку синхронізацію для керування рухом даних через масив обчислювальних елементів. Це означає, що кожен обчислювальний елемент працює в синхронізованому режимі з іншими елементами.

Інтерконекція. Для обміну даними між обчислювальними елементами використовуються спеціалізовані мережі або інтерконекції. Ці мережі можуть бути лінійними, двовимірними або більш складними, в залежності від конкретної архітектури.

Використання для конкретних задач. Систолічні структури часто проектуються для вирішення конкретних класів обчислювальних задач. Їх архітектура може бути оптимізована для певних видів операцій, таких як множення матриць або згорткові операції у обробці зображень.

Ефективність обчислень. Систолічні структури можуть бути дуже ефективними для певних задач, де обчислювальні операції можуть бути локалізовані та паралельні.

Програмування. Програмування систолічних структур може бути складним завданням через їх специфічну архітектуру та потребу в жорсткій синхронізації та управлінні рухом даних.

Загалом, систолічні паралельні обчислювальні структури підходять для деяких обчислювальних задач, але вони не підходять для всіх типів завдань

All rights reserved | Creative Commons Attribution-ShareAlike 4.0 International License

через їх специфічну природу та обмеження [15-16]. Для задач цілочисельного програмування ЦЛП із БЗ:

$$f(\vec{x}) = \sum_{j=1}^{n} c_j x_j \to \max, \tag{9}$$

при виконанні умов:

$$\sum_{j=1}^{n} a_{ij} x_j \le b_1, \tag{10}$$

$$x_j \in \{0,1\}, \qquad i = 1, \qquad j = \overline{(1,n)},$$

$$a_{1j} > 0,$$

$$c_j > 0.$$

паралельна форма узагальненої процедури A_0 збігається із графом $D\Delta$.

У цьому випадку паралельна обчислювальна структура циклічного типу має вигляд, який зображено на рисунку 1. На рисунку 2 роль комутатора виконує процесор $П_x$. Процесори $П_i i=(1, n)$ служать для зберігання й вибору шляху, яке відповідає обраному правилу відсікань $\{L_w\}$[2-4, 11].

Пристрій введення виведення відповідає за початкове завантаження вихідних даних (ваг вершин, каліброваних векторів і т.д.) та вивід результату після одержання припустимого або екстремального рішення. Усім процесом управляє пристрій управління (ПУ). Кожний $П_i$ процесор відповідає i-тій вершині графа ΔD і зберігає постійно всі властиві її ваги. На цій структурі завдання вирішується в такий спосіб. Пристрій керування формує n раз керуючу послідовність тактів. У кожному такті формується множина шляхів у процесорі $П_x$, що відповідають номеру k даного такту. Для цього із процесорів $П_i$ і J k вибираються, згідно з правилами відсікань $\{L_w\}$, шляхи, які узагальнюються в $П_x$. Після цього, результат сформованої множини записується в k-і процесор. І так доти, поки усі множини поточного рангу не будуть сформовані.

По закінченні формування шляхів рангу r виробляється побудова шляхів рангу r=r+1 і так доти, поки або усі множини не будуть порожніми (що відповідає нульовому лічильнику векторів поточного рангу), або ранг шляху стане рівним n. Слід зазначити, що для організації зберігання множин як попереднього, так і наступного рангів, необхідно передбачити режим поділу адрес оперативної пам'яті усередині процесорів, щоб при записі множин сформованого рангу не затерти множини збережених векторів поточного рангу.

Розглянемо реалізацію алгоритмів паралельних обчислень на систолічних масивах. З вершини *s* графа ΔD будується множина шляхів $m_{sj}^{r=1},\ j = \overline{(1,n)}$ першого рангу r, що задовольняє властивості, та у множинах $m_{sj}^{r=1}$ визначаються шляхи максимальної довжини $\left\{ \mu_{sj}^{* r} \right\}$ за вагою функціонала c_j. Для кожної вершини j визначається вага γ_j за правилом:

 Авторські права захищені | Creative Commons Attribution-ShareAlike 4.0 International License

$$\gamma_j = c_{j+1} + c_{j+2} + ... + c_n, \qquad \gamma_n = 0; \qquad j = \overline{(1, n-1)}. \tag{11}$$

Виключаються шляхи $\left\{\mu_{sp}^r\right\}$, $p = \overline{(r, n)}$ у множині m_{sj}^r поточного рангу r, довжини якої $d_c\left(\mu_{sp}^r\right)$ задовольняють нерівності:

$$d_c\left(\mu_{sp}^r\right) + \gamma_p < \max_{\{c_j\}}\left\{d_c\left(\overset{*}{\mu}{}_{sp}^{r}\right)\right\}, \tag{12}$$

де $\gamma_p = c_{p+1} + c_{p+2} + ... + c_n$ та для вершини $j \div n$ вага γ_j – дорівнює нулю; $d_c(\mu_{sp}^r)$ *– довжина шляху від вершини s до вершини p рангу r по вагам функціоналу.*

Формується множина шляхів $m_{sp}^{r=r+1}$, $p = \overline{(1, n)}$ наступного рангу, що задовольняє властивості (11), на базі множини шляхів m_{sj}^r попереднього рангу на основі правила відсікання неперспективних варіантів рішень по вибору максимального значення довжини шляху в графі за вагою функціоналу на основі принципу оптимізації за напрямком:

$$\mu_{sp}^{r=r+1} = \max_{\{c_j\}}\{\mu_{sj}^r \cup (j, p)\} p = \overline{r+1, n}\, j = \overline{r, n}\, j \neq p \tag{13}$$

У визначених множинах $m_{sp}^{r=r+1}$ виділяються щонайдовші шляхи $\left\{\overset{*}{\mu}{}_{sp}^{r=r+1}\right\}$. Якщо визначиться декілька шляхів максимальної довжини, то серед них вибирається шлях з меншим значенням довжини за вагою обмежень a_{1j}.

Перевіряється, чи уся множина шляхів наступного (r+1)-го рангу порожня. Якщо умова виконується, то в множинах виділяється шлях максимальної довжини за вагою функціонала і алгоритм закінчує роботу. Якщо умова не виконується, то перевіряється $r = (n-1)$. У разі виконання рівності в множині виділяється шлях максимальної довжини за вагою функціонала та алгоритм закінчує роботу, інакше збільшується r на 1 та виконується обчислення у відповідності до (11-13).

В блоці сортування даних по відношенню значення коефіцієнтів функціонала до різниці між максимальним та мінімальним значенням ваги матриці обмежень 1 виконується сортування (рис. 3):

$$\Psi_j = \frac{c_j}{\max_i a_{ij} - \min_i a_{ij}}, \tag{14}$$

де $a_{ij} = \dfrac{a_{ij}}{b_i}$.

All rights reserved | Creative Commons Attribution-ShareAlike 4.0 International License

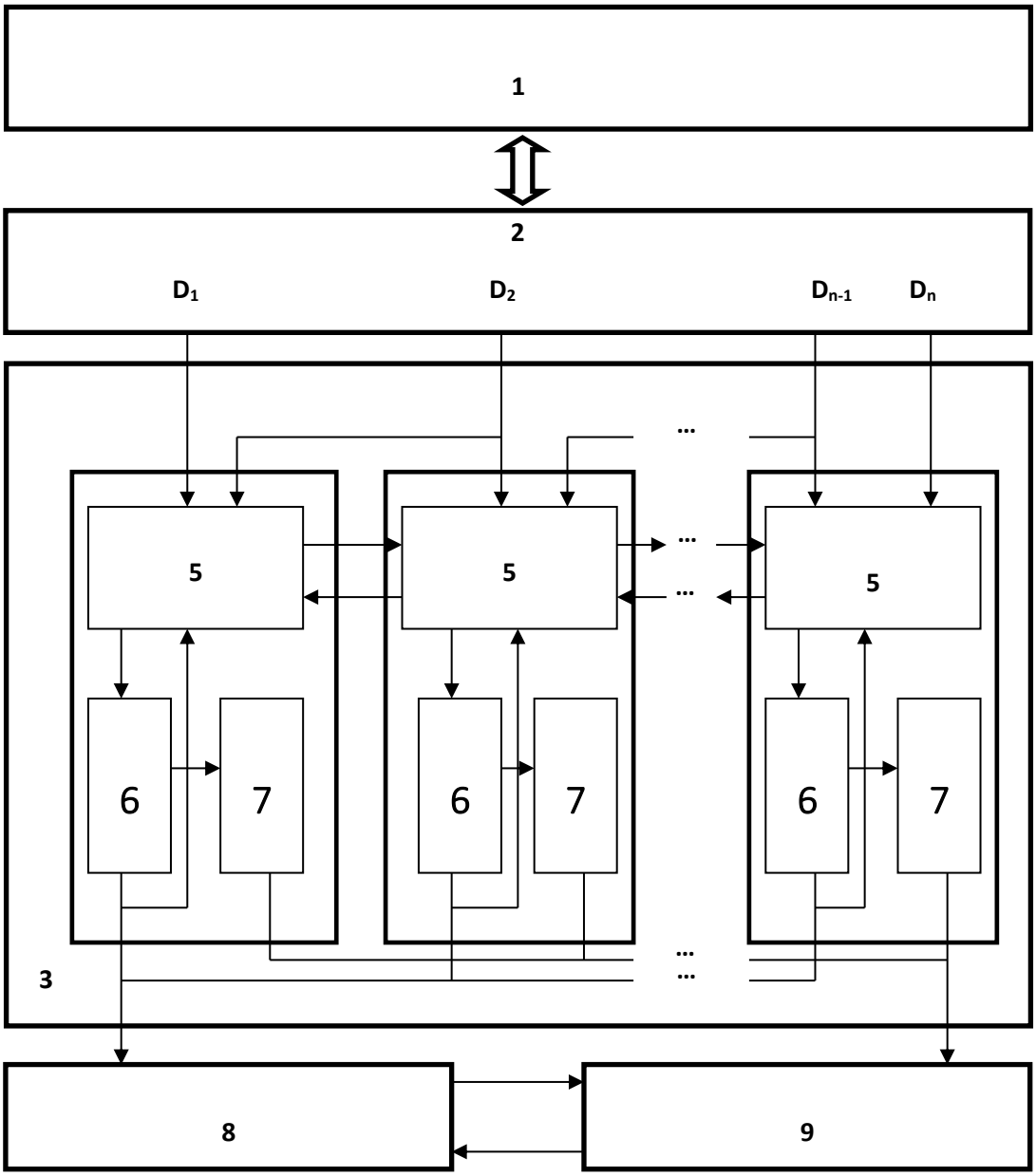

Рис. 3. пристрій для рішення задач на графах

У визначених множинах $m_{sp}^{r=r+1}$ виділяються щонайдовші шляхи $\left\{ \mu_{sp}^{*\ r=r+1} \right\}$.

Якщо визначиться декілька шляхів максимальної довжини, то серед них вибирається шлях з меншим значенням довжини за вагою обмежень a_{1j} .

Перевіряється, або уся множина шляхів наступного (r+1)-го рангу порожня.

Якщо умова виконується, то в множинах виділяється шлях максимальної довжини за вагою функціонала і алгоритм закінчує роботу.

Якщо умова не виконується, то перевіряється $r=(n-1)$. У разі виконання рівності в множині виділяється шлях максимальної довжини за вагою функціонала і алгоритм закінчує роботу, інакше r збільшується на 1 та виконується обчислення у відповідності до формул (11-13).

2023 Авторські права захищені | Creative Commons Attribution-ShareAlike 4.0 International License

Кожен процесорний елемент 4 обчислювального пристрою 3 виконує обчислення паралельно та здійснює обмін даними між сусідніми процесорними елементами після завершення обчислень.

Блок регістрів 5 кожного процесорного елементу 4 зберігає і забезпечує мікрооперації передачі даних між регістрами блока регістрів сусідніх процесорних елементів.

Арифметичний обчислювач 6 обчислює локальні екстремуми на підставі даних, що надходять з блока регістрів, вибирає локальний екстремум за правилом (12) та пересилає його в обчислювальний пристрій формування вектора шляху 8 для обчислення глобального екстремуму та формування вектору шляху.

Блок ідентифікації 7 визначає номер вершини, у якій локальний екстремум визначений (рис. 3).

Модуль пам'яті 9 зберігає номери вершин локальних екстремумів на кожному рангу обчислень.

Дані $D_1, D_2, ... D_n$ надходять одночасно у кожну систолічну комірку обчислювального пристрою, в яких здійснюється обчислення.

Введення даних здійснюється за допомогою блока управління систолічним процесом 2 із блока сортування даних по відношенню значення коефіцієнтів функціонала до різниці між максимальним та мінімальним значенням ваги матриці обмежень 1.

Пам'ять блока управління систолічним процесором використовується у якості буфера між високошвидкісною спеціалізованою шиною та низькошвидкісною шиною ЕОМ. За необхідністю дані в блоці управління систолічним процесором оновлюються, зчитуються й опрацьовуються систолічною матрицею [15-16].

Висновки. Важливою перевагою розроблених алгоритмів на основі рангового підходу є той факт, що збільшення числа обмежень практично не впливає на погрішність рішень алгоритмів. Тоді, як для методів рішення задач дискретної оптимізації, що засновані на ідеях методу гілок та кордонів, зростання числа обмежень до декількох сотень приводить фактично до неможливості їхнього практичного застосування.

Список використаних джерел:

[1] Listrovoy S.V., Golubnichiy D.Yu., Listrovaya E.S. Solution method on the basis of rank approach for integer linear problems with boolean variables /Engineering Simulation. – 1999. – vol.16. – P. 707–725.

[2] Listrovoy S.V., Tretjak V.F., Listrovaya A.S. Parallel algorithms of calculation process optimization for the boolean programming problems // Engineering Simulation. – 1999. – vol.16. – P. 569–579.

[3] Viacheslav, Tretiak, et al. "Parallel Computation Method for Fragmentation of Distributed Database Data Based on Rank-Based Approach." 2019 3rd International Conference on Advanced Information and Communications Technologies (AICT). IEEE, 2019.

[4] Листровой С.В. Теория NP-полных задач. В.Я.Жихарев, Национальный аэрокосмический университет «Харьковский авиационный институт», 2004. – 152 с

[5] Пономаренко В.С., Голубнчиий Д.Ю., Третяк В.Ф. Цілочисельне програмування в економіці. - Харків: Вид. ХНЕУ, 2005. – 204 с.

All rights reserved | Creative Commons Attribution-ShareAlike 4.0 International License

[6] Коломійцев, О., Осієвський, С., Третяк, В., Закіров, З., Романюк, А., Нікітченко, В., ... & Лисиця, А. (2021). Задачі дискретної оптимізації та їх постановка. InterConf, 285-302 с.

[7] Коломійцев, О., Голубничий, Д., Третяк, В., Рибальченко, А., Любченко, О., Полтавський, Е., Кривчун, В., Крамар, О., Шутіков, О., Туленко, М., & Третяк, А. (2023). Використання методів рангового підходу до рішення задачі оптимізації розміщення засобів захисту інформації в хмарному середовищі. Scientific Collection «InterConf+», (29(139), 274–292

[8] Коломійцев, О., Старцев, В., Третяк, В., Нікорчук, А., Шаповалов, О., Закіров, З., ... & Рибальченко, А. (2022). Метод рішення задачі оптимізації маршрутів для спеціалізованих машин логістичного забезпечення в автоматизованій інформаційній системі складського обліку на основі рангового підходу. Scientific Collection «InterConf+», (27 (133)), 417-434.

[9] Голубничий Д.Ю. Інформаційна технологія відсікання неперспективних варіантів в алгоритмах рішення задачі цілочисельного лінійного програмування з булевими змінними на основі рангового підходу // Theoretical foundations in research in Engineering: collective monograph / Д.Ю. Голубничий, О.В. Коломійцев, В.Ф. Третяк [та ін.]; International Science Group. – Boston, 2022. – С. 96-133

[10] Третяк, В., Голубничий, Д., Коломійцев, О., Мегельбей, Г., Возний, О., & Філіпенков, О. (2020). Математична модель рангового підходу. Збірник наукових праць ЛОГОС, 116-122

[11] Третяк, В., Осієвський, С., Усачова, О., Ірха, А., Булай, А., Бабіч, О., & Шамрай, Н. (2021). Архітектури паралельних обчислювальних структур для рішення задач дискретної оптимізації. InterConf, 462-479.

[12] Голубничий, Д., Третяк, В., Костенко, І., Поляцко, В., Апполонов, О., Крук, Б., & Закіров, З. (2021). Експериментальне дослідження алгоритмів рішення задач дискретної оптимізації на основі рангового підходу та принципу оптимізації за напрямком. InterConf, (58), 324-337

[13] Третяк, В., Деменко, М., Запара, Д., Новіченко, С., Доска, О., & Савельєв, А. (2021). Спосіб рішення задачі цілерозподілу сил та засобів зенітних ракетних військ. InterConf.

[14] Третяк В.Ф., Місюра О.М.., Більчук В.М. Метод оптимізації структури розподіленої бази даних у вузлах інфокомунікаційної мережі хмарного середовища // Наука і техніка Повітряних Сил Збройних Сил України. – 2017. – № 1. – С. 92-96.

[15] Патент на корисну модель № 92925, Україна, МПК G06 F15/00. Спосіб визначення маршруту в графі / В.Ф. Третяк, Ю.Г. Бусигін, Д.Ю. Голубничий та ін. – № u201403580; заяв. 07.04.2014; опубл. 10.09.2014; Бюл. № 17. – 5 с.

[16] Патент на корисну модель № 69487, Україна, МПК G06 F15/00. Пристрій для рішення задач на графах / В.Ф. Третяк, Д.Ю. Голубничий та ін. – № u201113667; заяв. 21.11.2011; опубл. 25.04.2012; Бюл. № 8. – 6 с.

2023 Авторські права захищені | Creative Commons Attribution-ShareAlike 4.0 International License

The scientific periodical

GRAIL OF SCIENCE
№ 31 (September, 2023)

with the proceedings of the I Correspondence International Scientific and Practical Conference «Open science nowadays: main mission, trends and instruments, path and its development» held on September 15th, 2023 by NGO European Scientific Platform (Vinnytsia, Ukraine) and LLC International Centre Corporative Management (Vienna, Austria).

Journal's frequency: monthly

All materials are reviewed. The editorial office did not always agree with the position of authors. Authors are responsible for the accuracy of the material.

Contacts of the editorial offices:

1. 21037, Ukraine, Vinnytsia, Zodchykh str. 18, office 81;
NGO «European Scientific Platform» ***[Owner of the journal]***
Tel.: +38 098 1948380; +38 098 1526044
E-mail: info@ukrlogos.in.ua
Certificate of the subject of the publishing business: ДК № 7172 of 21.10.2020.

2. 1110, Österreich, Wien, Simmeringer Hauptstraße 24;
LLC «International Centre Corporative Management»
E-mail: rachael.a@iccm.org

_____

Sighed for publication 15.09.2023.
Format 60×84/16. Offset paper.
Arial & Open Sans typefaces.
Digital printing. Circulation of 100 copies.
Conventionally printed sheets 31,97.

Order № 46248.
Printed from the finished original layout.

Publisher [printed copies]:
Sole proprietorship - Gulyaeva V.M.
08700, Ukraine, Obuhiv, Malyshka str. 5.
E-mail: 5894939@gmail.com
Certificate of the subject of the publishing business: ДК № 6205 of 30.05.2018.

Наукове періодичне видання

ГРААЛЬ НАУКИ
№ 31 (вересень, 2023)

за матеріалами І Міжнародної науково-практичної конференції «Open science nowadays: main mission, trends and instruments, path and its development», що проводилася 15 вересня 2023 року ГО «Європейська наукова платформа» (Вінниця, Україна) та ТОВ «International Centre Corporative Management» (Відень, Австрія).

Щомісячне видання

Всі матеріали пройшли рецензування.
Редакція не завжди поділяє позицію авторів. За точність викладеного матеріалу відповідальність несуть автори.

Контактна інформація редакції:

1. 21037, Україна, м. Вінниця, вул. Зодчих, 18/81;
ГО «Європейська наукова платформа» ***[власник журналу]***.
Тел.: +38 098 1948380; +38 098 1526044
E-mail: info@ukrlogos.in.ua
Свідоцтво суб'єкта видавничої справи: ДК № 7172 від 21.10.2020.

2. 1110, Österreich, Wien, Simmeringer Hauptstraße 24;
LLC «International Centre Corporative Management»
E-mail: rachael.a@iccm.org

_____

Підписано до друку15.09.2023.
Формат 60×84/16. Папір офсетний.
Гарнітура Arial & Open Sans.
Цифровий друк. Тираж: 100 примірників.
Умовно-друк. арк. 31,97

Замовлення № 46248.
Віддруковано з готового оригінал-макету.

Виготовлювач [друкованої продукції]:
Друкарня ФОП Гуляєва В.М.
08700, Україна, м. Обухів, вул. Малишка, 5.
E-mail: 5894939@gmail.com
Свідоцтво суб'єкта видавничої справи: ДК № 6205 of 30.05.2018.